



## PATENT ABSTRACTS OF JAPAN

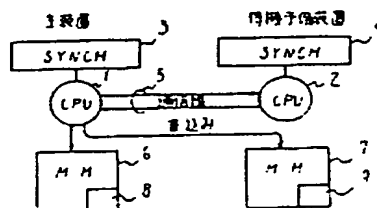
(11) Publication number: **03036602 A**(43) Date of publication of application: **18.02.91**

(51) Int. Cl.

**G05B 9/03**(21) Application number: **01172347**(71) Applicant: **NEC CORP**(22) Date of filing: **03.07.89**(72) Inventor: **AKAGAWA KEIKO****(54) DUAL CONTROL SYSTEM****(57) Abstract:**

**PURPOSE:** To obtain the dual control system which can detect immediately a fault at the time when the fault is generated by providing a prescribed fault detecting program running start instruction on a main equipment.

**CONSTITUTION:** A main equipment is constituted so as to have a fault detecting program running start instruction for starting the running of a fault detecting program for confirming the own normalness which a holding stand-by equipment has by following an operation start of a control system consisting of the main equipment and the holding stand-by equipment having the same internal constitution. In this constitution, when the main equipment is actuated normally and enters into a synchronous operation with the holding stand-by equipment, a CPU 1 sends out a fault detecting program running start instruction signal to a CPU 2 through a communication line 5. The CPU 2 receives it and displays a synchronous operation state on an operation display part 4, and subsequently, loads a fault detecting program onto a use area 9 in a storage part 7. When it is ended, a load end signal is sent out through the line 5, and thereafter, the running of the fault detecting program is started.



**THIS PAGE BLANK (USPTO)**

## ⑫ 公開特許公報(A)

平3-36602

⑤ Int. Cl.<sup>3</sup>  
G 05 B 9/03

識別記号

庁内整理番号  
6728-5H

⑬ 公開 平成3年(1991)2月18日

審査請求 未請求 請求項の数 1 (全2頁)

⑭ 発明の名称 二重化制御方式

⑮ 特 願 平1-172347

⑯ 出 願 平1(1989)7月3日

⑰ 発 明 者 赤 川 恵 子 東京都港区芝5丁目33番1号 日本電気株式会社内  
⑱ 出 願 人 日本電気株式会社 東京都港区芝5丁目7番1号  
⑲ 代 理 人 弁理士 内 原 晋

## 明 細 書

## 発明の名称

二重化制御方式

## 特許請求の範囲

同一の内部構成を有する主装置および待機予備装置から成る制御系の二重化制御方式において、前記主装置は前記制御系の運転開始に伴い前記待機予備装置が持つ自己の正常性を確認するための故障検出プログラムの走行を開始させるための故障検出プログラム走行開始命令を持つことを特徴とする二重化制御方式。

## 発明の詳細な説明

## 〔産業上の利用分野〕

本発明は常用側装置と予備側装置とから成る制御系の二重化制御方式に関する。

## 〔従来の技術〕

従来の二重化制御方式は、主装置と待機予備装

置とで同期運転中の主装置の制御部が、待機予備装置の記憶部にも、自己の記憶部と同一の内容を書込むものであった。そして、待機予備装置は、記憶部以外の部分の動作を停止したままの状態であるので故障検出プログラムを走行させることができないものであった。

## 〔発明が解決しようとする課題〕

上述した従来の二重化制御方式では、同期運転中の待機予備装置は、記憶部以外の部分の動作を停止したままの状態であるので、故障検出プログラムを走行させることができなかった。そのため、待機中に発生した待機予備装置内の障害は、主装置が障害を発生し、待機予備装置側に制御の主体が切替わるまで発見できないという問題点がある。

本発明の目的は、同期運転中の待機予備装置内で故障検出プログラムを走行させることにより、障害発生時には即時に検出することが可能な二重化制御方式を提供することにある。

## 〔課題を解決するための手段〕

本発明の二重化制御方式は、同一の内部構成を

有する主装置および待機予備装置から成る制御系の二重化制御方式において、前記主装置は前記制御系の運転開始に伴い前記待機予備装置が持つ自己の正常性を確認するための故障検出プログラムの走行を開始させるための故障検出プログラム走行開始命令を持つ構成である。

#### 〔実施例〕

次に、本発明の実施例について図面を参照して説明する。

第1図は本発明の一実施例のブロック図である。

主装置の制御部（以下CPUと記す）1は、主装置の運転状態表示を、運転表示部（以下SYNCHと記す）3で行う。待機予備装置のCPU2は、待機予備装置の運転状態表示をSYNCH4で行う。CPU1とCPU2との間には、両方向の通信線5が設けてある。CPU1が同期運転中は、記憶部（以下MMと記す）6とMM7とがCPU1に接続し、同一の内容が記憶されている。MM6、7の内部には二重化制御用の使用領域8、9が設けられている。使用領域8、9は、二重化

制御以外での使用を禁止されている。

次に第1図のブロック図の動作について、第2図の故障検出プログラム走行開始命令処理の流れ図にもとづいて説明する。

主装置が正常に起動し待機予備装置との同期運転に入ると、CPU1は、ステップ11で通信線5を使用して、CPU2に故障検出プログラム走行開始命令信号を送出する。CPU2は、ステップ21で信号を受信すると、ステップ22でSYNCH4に同期運転状態を表示する。次にステップ23で自己の正常性を確認するための故障検出プログラムを、MM7の内部に設けられた使用領域9にロードする。プログラムロードを終了すればCPU2は、ステップ24で信号線5を使用してロード終了信号を送出する。CPU1は、ステップ12でロード終了信号を受信すると、次にステップ13でSYNCH3に同期運転状態を表示して処理を終了する。一方CPU2は、ロード終了信号の送出後、ステップ25で故障検出プログラムの走行を開始する。これ以後、主装置と待

機予備装置とは、正式に同期運転状態に入ことになる。

#### 〔発明の効果〕

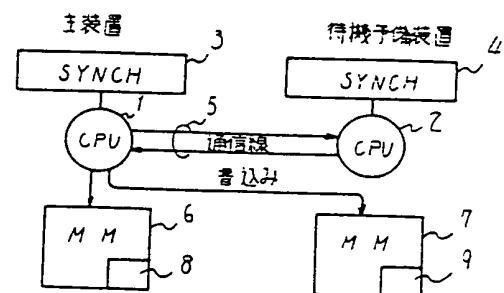
以上説明したように、本発明は、同期運転中の待機予備装置内で故障検出プログラムを走行させることにより、障害発生時には即時に検出することが可能となる効果が有る。

#### 図面の簡単な説明

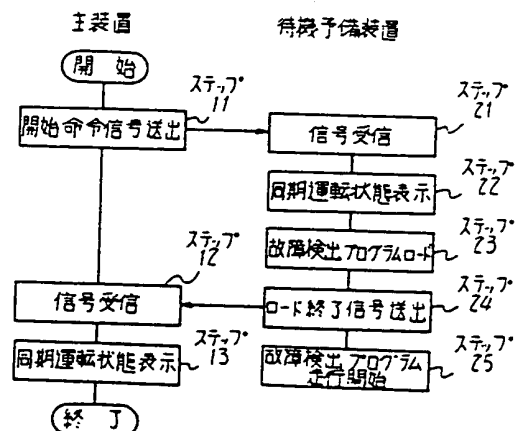
第1図は本発明の一実施例のブロック図、第2図は故障検出プログラム走行開始命令処理の流れ図である。

1、2……制御部（CPU）、3、4……運転表示部（SYNCH）、5……通信線、6、7……記憶部（MM）、8、9……使用領域。

代理人 井理士 内 原 晋



第 1 図



第 2 図